

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-209137

(43)Date of publication of application : 25.07.2003

(51)Int.Cl.

H01L 21/60

H05K 3/34

(21)Application number : 2002-008749

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 17.01.2002

(72)Inventor : ITO HARUKI

KUWABARA KEIJI

HARA KAZUMI

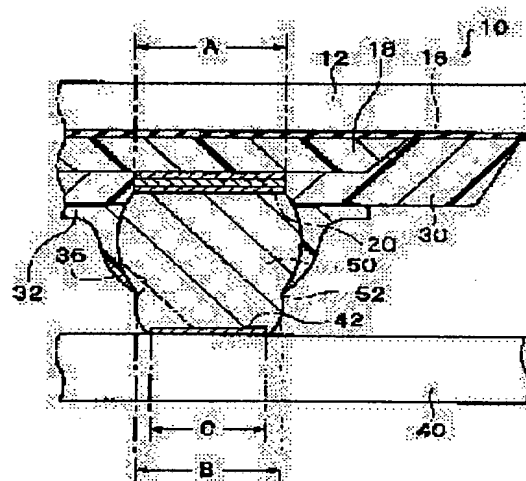
HANAOKA TERUNAO

(54) MOUNTING STRUCTURE SUBSTRATE AND ITS MANUFACTURING METHOD, AND ELECTRONIC INSTRUMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a highly reliable mounting structure.

SOLUTION: A mounting structure substrate includes a semiconductor device 10 having a first electrical connection 20, a substrate 40 having a second electrical connection 42, and a third electrical connection 50. The surfaces of the first and second electrical connections 20, 42 are opposed. The third electrical connection 50 is provided in contact with the surfaces of the first and second electrical connections 20, 42, and a constricted portion 52 is included at the center therebetween.

 $C < B < A$

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-209137
(P2003-209137A)

(43) 公開日 平成15年7月25日 (2003.7.25)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 Q 5 E 3 1 9
H 0 5 K 3/34	5 0 5	H 0 5 K 3/34	5 0 5 A 5 F 0 4 4
		H 0 1 L 21/92	6 0 2 K

審査請求 未請求 請求項の数18 O L (全 8 頁)

(21) 出願番号 特願2002-8749(P2002-8749)

(22) 出願日 平成14年1月17日 (2002.1.17)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 伊東 春樹

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 桑原 啓二

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100090479

弁理士 井上 一 (外2名)

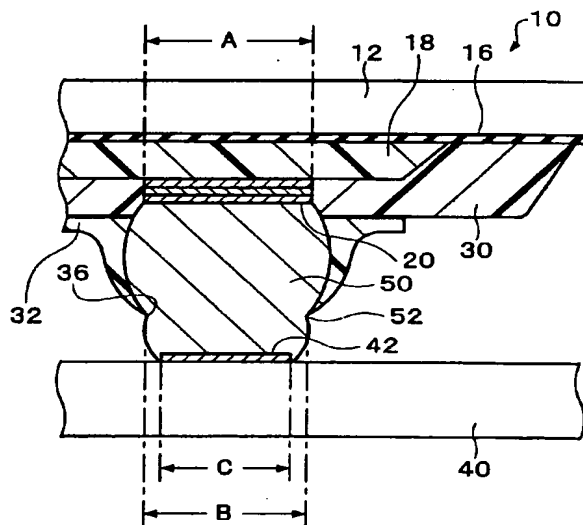
最終頁に続く

(54) 【発明の名称】 実装構造基板及びその製造方法並びに電子機器

(57) 【要約】

【課題】 信頼性の高い実装構造を提供することにある。

【解決手段】 実装構造基板は、第1の電気的接続部20を有する半導体装置10と、第2の電気的接続部42を有する基板40と、第3の電気的接続部50と、を有する。第1及び第2の電気的接続部20、42の表面は対向して配置されている。第3の電気的接続部50は、第1及び第2の電気的接続部20、42の表面に接触して設けられ、その間の中央部にくびれ部52を有する。



$$C < B < A$$

【特許請求の範囲】

【請求項 1】 第 1 の電氣的接続部を有する半導体装置と、

第 2 の電氣的接続部を有する基板と、

第 3 の電氣的接続部と、

を有し、

前記第 1 及び第 2 の電氣的接続部の表面は対向して配置され、

前記第 3 の電氣的接続部は、前記第 1 及び第 2 の電氣的接続部の表面に接触して設けられ、前記第 1 及び第 2 の電氣的接続部の間の中央部にくびれ部を有する実装構造基板。

【請求項 2】 請求項 1 記載の実装構造基板において、前記第 3 の電氣的接続部の前記くびれ部に開口が位置するように設けられた樹脂層をさらに有し、前記樹脂層は、前記半導体装置に設けられてなる実装構造基板。

【請求項 3】 請求項 1 又は請求項 2 記載の実装構造基板において、

前記くびれ部の最もくびれた部分における前記第 1 又は第 2 の電氣的接続部の表面と平行な断面は、前記第 1 の電氣的接続部の表面よりも小さく、

前記第 2 の電氣的接続部の表面は、前記くびれ部の前記断面よりも小さい実装構造基板。

【請求項 4】 請求項 3 記載の実装構造基板において、前記第 1 の電氣的接続部の表面の直径 A と、前記くびれ部の前記断面の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、 $C < B < A$ の関係を有する実装構造基板。

【請求項 5】 請求項 4 記載の実装構造基板において、前記第 1 の電氣的接続部の表面の直径 A と、前記くびれ部の前記断面の直径 B とは、

$$0.7A \leq B < 1.0A$$

の関係を有する実装構造基板。

【請求項 6】 請求項 4 又は請求項 5 記載の実装構造基板において、

前記くびれ部の前記断面の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、

$$0.7B \leq C \leq 0.9B$$

の関係を有する実装構造基板。

【請求項 7】 請求項 3 から請求項 6 のいずれかに記載の実装構造基板において、

前記第 1 の電氣的接続部の表面の面積 a と、前記くびれ部の前記断面の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、

$$c < b < a$$

の関係を有する実装構造基板。

【請求項 8】 請求項 7 記載の実装構造基板において、前記第 1 の電氣的接続部の表面の面積 a と、前記くびれ部の前記断面の面積 b とは、

$$0.5a \leq b < 1.0a$$

の関係を有する実装構造基板。

【請求項 9】 請求項 7 又は請求項 8 記載の実装構造基板において、

前記くびれ部の前記断面の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、

$$0.5b \leq c \leq 0.8b$$

の関係を有する実装構造基板。

【請求項 10】 請求項 1 から請求項 9 のいずれかに記載の実装構造基板を有する電子機器。

【請求項 11】 半導体装置を基板に実装することを含み、

前記半導体装置は、第 1 の電氣的接続部と、前記第 1 の電氣的接続部の表面に平行な断面において上端部が中央部よりも小さくなるように形成されて前記第 1 の電氣的接続部に設けられた第 1 のろう材部と、前記第 1 のろう材部の前記中央部の周囲を覆うとともに前記上端部を露出させる開口を有する樹脂層と、を有し、

前記基板は、第 2 の電氣的接続部と、前記第 2 の電氣的接続部に設けられた第 2 のろう材部を有し、

前記第 1 のろう材部の少なくとも前記上端部と前記第 2 のろう材部を溶融させて一体化させ、前記樹脂層の前記開口によって、くびれ部を有するように第 3 の電氣的接続部を形成する実装構造基板の製造方法。

【請求項 12】 請求項 11 記載の実装構造基板の製造方法において、

前記樹脂層の前記開口は、前記第 1 の電氣的接続部の表面よりも小さく、

前記第 2 の電氣的接続部の表面は、前記樹脂層の前記開口よりも小さい実装構造基板の製造方法。

【請求項 13】 請求項 12 記載の実装構造基板の製造方法において、

前記第 1 の電氣的接続部の表面の直径 A と、前記樹脂層の前記開口の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、

$$C < B < A$$

の関係を有する実装構造基板の製造方法。

【請求項 14】 請求項 13 記載の実装構造基板の製造方法において、

前記第 1 の電氣的接続部の表面の直径 A と、前記樹脂層の前記開口の直径 B とは、

$$0.7A \leq B < 1.0A$$

の関係を有する実装構造基板の製造方法。

【請求項 15】 請求項 13 又は請求項 14 記載の実装構造基板の製造方法において、

前記樹脂層の前記開口の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、

$$0.7B \leq C \leq 0.9B$$

の関係を有する実装構造基板の製造方法。

【請求項 16】 請求項 12 から請求項 15 のいずれか

に記載の実装構造基板の製造方法において、前記第 1 の電氣的接続部の表面の面積 a と、前記樹脂層の前記開口の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、

$$c < b < a$$

の関係を有する実装構造基板の製造方法。

【請求項 17】 請求項 16 記載の実装構造基板の製造方法において、

前記第 1 の電氣的接続部の表面の面積 a と、前記樹脂層の前記開口の面積 b とは、

$$0.5a \leq b < 1.0a$$

の関係を有する実装構造基板の製造方法。

【請求項 18】 請求項 16 又は請求項 17 記載の実装構造基板の製造方法において、

前記樹脂層の前記開口の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、

$$0.5b \leq c \leq 0.8b$$

の関係を有する実装構造基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、実装構造基板及びその製造方法並びに電子機器に関する。

【0002】

【背景技術】半導体装置が基板にフェースダウン実装された場合、例えばハンダからなる接合部に加えられる応力を分散させることが重要である。従来、半導体装置の内部に、応力を分散させる構造を設けていたが、十分な効果が得られないことがあった。特に、ウエハ単位でパッケージングを行うウエハーレベル CSP で、信頼性の向上が期待されていた。

【0003】本発明は、従来の問題点を解決したものであり、その目的は、信頼性の高い実装構造を提供することにある。

【0004】

【課題を解決するための手段】(1) 本発明に係る実装構造基板は、第 1 の電氣的接続部を有する半導体装置と、第 2 の電氣的接続部を有する基板と、第 3 の電氣的接続部と、を有し、前記第 1 及び第 2 の電氣的接続部の表面は対向して配置され、前記第 3 の電氣的接続部は、前記第 1 及び第 2 の電氣的接続部の表面に接触して設けられ、前記第 1 及び第 2 の電氣的接続部の間の中央部にくびれ部を有する。

【0005】本発明の発明者の試験（温度サイクル試験）によれば、第 3 の電氣的接続部の中央部にくびれ部を形成すると、第 3 の電氣的接続部のクラックが入りにくいことが分かった。したがって、実装構造の信頼性が高い。

【0006】(2) この実装構造基板において、前記第 3 の電氣的接続部の前記くびれ部に開口が位置するように設けられた樹脂層をさらに有し、前記樹脂層は、前記

半導体装置に設けられていてもよい。

【0007】(3) この実装構造基板において、前記くびれ部の最もくびれた部分における前記第 1 又は第 2 の電氣的接続部の表面と平行な断面は、前記第 1 の電氣的接続部の表面よりも小さく、前記第 2 の電氣的接続部の表面は、前記くびれ部の前記断面よりも小さくてもよい。

【0008】本発明の発明者の試験によれば、この場合に最も良好な結果が出た。

10 【0009】(4) この実装構造基板において、前記第 1 の電氣的接続部の表面の直径 A と、前記くびれ部の前記断面の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、

$$C < B < A$$

の関係を有してもよい。

【0010】(5) この実装構造基板において、前記第 1 の電氣的接続部の表面の直径 A と、前記くびれ部の前記断面の直径 B とは、

$$0.7A \leq B < 1.0A$$

20 の関係を有してもよい。

【0011】(6) この実装構造基板において、前記くびれ部の前記断面の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、

$$0.7B \leq C \leq 0.9B$$

の関係を有してもよい。

【0012】(7) この実装構造基板において、前記第 1 の電氣的接続部の表面の面積 a と、前記くびれ部の前記断面の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、

$$c < b < a$$

30 の関係を有してもよい。

【0013】(8) この実装構造基板において、前記第 1 の電氣的接続部の表面の面積 a と、前記くびれ部の前記断面の面積 b とは、

$$0.5a \leq b < 1.0a$$

の関係を有してもよい。

【0014】(9) この実装構造基板において、前記くびれ部の前記断面の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、

$$0.5b \leq c \leq 0.8b$$

40 の関係を有してもよい。

【0015】(10) 本発明に係る電子機器は、上記実装構造基板を有する。

【0016】(11) 本発明に係る実装構造基板の製造方法は、半導体装置を基板に実装することを含み、前記半導体装置は、第 1 の電氣的接続部と、前記第 1 の電氣的接続部の表面に平行な断面において上端部が中央部よりも小さくなるように形成されて前記第 1 の電氣的接続部に設けられた第 1 のろう材部と、前記第 1 のろう材部の前記中央部の周囲を覆うとともに前記上端部を露出

させる開口を有する樹脂層と、を有し、前記基板は、第 2 の電氣的接続部と、前記第 2 の電氣的接続部上に設けられた第 2 のろう材部を有し、前記第 1 のろう材部の少なくとも前記上端部と前記第 2 のろう材部を熔融させて一体化させ、前記樹脂層の前記開口によって、くびれ部を有するように第 3 の電氣的接続部を形成する。

【0017】本発明の発明者の試験（温度サイクル試験）によれば、第 3 の電氣的接続部の中央部にくびれ部を形成すると、第 3 の電氣的接続部のクラックが入りにくいことが分かった。したがって、信頼性の高い実装構造を得ることができる。

【0018】（12）この実装構造基板の製造方法において、前記樹脂層の前記開口は、前記第 1 の電氣的接続部の表面よりも小さく、前記第 2 の電氣的接続部の表面は、前記樹脂層の前記開口よりも小さくてもよい。

【0019】本発明の発明者の試験によれば、この場合に最も良好な結果が出た。

【0020】（13）この実装構造基板の製造方法において、前記第 1 の電氣的接続部の表面の直径 A と、前記樹脂層の前記開口の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、
 $C < B < A$

の関係を有してもよい。

【0021】（14）この実装構造基板の製造方法において、前記第 1 の電氣的接続部の表面の直径 A と、前記樹脂層の前記開口の直径 B とは、
 $0.7A \leq B < 1.0A$
 の関係を有してもよい。

【0022】（15）この実装構造基板の製造方法において、前記樹脂層の前記開口の直径 B と、前記第 2 の電氣的接続部の表面の直径 C とは、
 $0.7B \leq C \leq 0.9B$
 の関係を有してもよい。

【0023】（16）この実装構造基板の製造方法において、前記第 1 の電氣的接続部の表面の面積 a と、前記樹脂層の前記開口の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、
 $c < b < a$
 の関係を有してもよい。

【0024】（17）この実装構造基板の製造方法において、前記第 1 の電氣的接続部の表面の面積 a と、前記樹脂層の前記開口の面積 b とは、
 $0.5a \leq b < 1.0a$
 の関係を有してもよい。

【0025】（18）この実装構造基板の製造方法において、前記樹脂層の前記開口の面積 b と、前記第 2 の電氣的接続部の表面の面積 c とは、
 $0.5b \leq c \leq 0.8b$
 の関係を有してもよい。

【0026】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0027】図 1 は、本発明の実施の形態に係る実装構造基板の製造方法を示す図である。実装構造基板は、実装構造を有する基板（例えば回路基板）である。本実施の形態では、半導体装置 10 を使用する。図 2 は、半導体装置 10 の平面図である。図 1 に示す半導体装置 10 は、図 2 の I-I 線断面により示されている。図 3 は、図 2 の III-III 線断面図である。

【0028】半導体装置 10 は、半導体チップ 12 を有する。半導体チップ 12 には、図示しない集積回路が形成されている。半導体チップ 12 は、複数のパッド（電極）14 を有する。パッド 14 は、図 2 に示すように、矩形の半導体チップ 12 の平行な 2 辺に沿って端部に配列されていてもよいし、4 辺に沿って端部に配列されていてもよいし、中央部に配列されていてもよい。パッド 14 を避けて、半導体チップ 12 の表面（パッド 14 が形成された面）には、パッシベーション膜 16 が形成されている。パッシベーション膜 16 は、SiN、SiO₂、MgO などから形成されている。

【0029】半導体チップ 12 上（例えばパッシベーション膜 16 上）には、少なくとも 1 層からなる下地層 18 が形成されている。下地層 18 は、応力緩和機能を有してもよい。下地層 18 は、ポリイミド樹脂、シリコン変性ポリイミド樹脂、エポキシ樹脂、シリコン変性エポキシ樹脂、ベンゾシクロブテン（BCB；benzocyclobutene）、ポリベンゾオキサゾール（PBO；polybenzoxazole）等の樹脂で形成することができる。

【0030】半導体装置 10 は、少なくとも 1 つ（例えば複数）の第 1 の電氣的接続部 20 を有する。第 1 の電氣的接続部 20 は、少なくとも 1 層（図 1 及び図 3 に示す例では複数層）からなる配線 22 の一部であり、ランドであってもよい。ランドは円形、楕円、矩形のいずれであってもよい。配線 22 は、パッド 14 上から下地層 18 上まで形成されている。

【0031】第 1 の電氣的接続部 20 上には、第 1 のろう材部 24 が設けられている。第 1 のろう材部 24 は、導電性を有する金属（例えば合金）であって、熔融させて電氣的な接続を図るためのものである。第 1 のろう材部 24 は、軟ろう（soft solder）又は硬ろう（hard solder）のいずれであってもよい。第 1 のろう材部 24 は、球状をなしていてもよく、例えばハンダボールであってもよい。第 1 のろう材部 24 は、上端部 26 及び中央部 28 を有する。上端部 26 及び中央部 28 は、それぞれ、第 1 の電氣的接続部 20 からの高さ方向において上端又は中央にある部分である。第 1 の電氣的接続部 20 の表面に平行な断面において、上端部 26 は中央部 28 よりも小さい。また、第 1 の電氣的接続部 20 の表面に垂直に見た場合に、上端部 26 は中央部 28 よりも小さい。

【0032】第1の電氣的接続部20を避けて、レジスト層（例えばソルダレジスト層）30が形成されている。レジスト層30は、配線22における第1の電氣的接続部20を除く部分を覆っている。配線22のランドの周縁部をレジスト層30が覆う場合、ランドのレジスト層30からの露出部分が第1の電氣的接続部20である。

【0033】半導体装置10は、樹脂層32を有する。樹脂層32は、第1のろう材部24の中央部28を覆う。樹脂層32は、第1のろう材部24の根本部（下端部）34も覆っている。樹脂層32は、支持面（例えばレジスト層30の表面）上に形成された部分と、この部分から立ち上がって第1のろう材部24の根本部34及び中央部28を覆う部分と、を有する。樹脂層32によって第1のろう材部24の少なくとも根本部34が補強される。樹脂層32によって、第1のろう材部24における第1の電氣的接続部20との接続状態を補強することができる。これにより、応力の集中を分散させることができる。樹脂層32は開口36を有し、第1のろう材部24の上端部28は、開口36を介して樹脂層32から露出している。

【0034】半導体装置10は、そのパッケージサイズが半導体チップにほぼ等しいので、CSPに分類することができ、あるいは、応力緩和機能を備えるフリップチップであるということもできる。なお、変形例として、複数の半導体チップが積層されたスタックドタイプ又は三次元実装パッケージの半導体装置（例えばスタックドCSP）を使用してもよい。その場合、上下の半導体チップの電氣的接続を、半導体チップに形成されたスルーホールによって図ってもよい。

【0035】本実施の形態では、半導体装置10を基板（例えば回路基板）40に実装（例えばフェースダウン実装）する。基板40は、フレキシブル基板又はリジッド基板のいずれであってもよい。基板40は、第2の電氣的接続部42を有する。第2の電氣的接続部42は、基板40に形成された配線パターンの一部であってもよい。第2の電氣的接続部42上には第2のろう材部44が設けられている。第2のろう材部44には、上述した第1のろう材部44の内容が該当する。第1及び第2のろう材部24、44が同じ材料から形成されていてもよい。第2のろう材部44は、ハンダペーストであってもよく、その場合印刷によって供給してもよい。

【0036】本実施の形態では、樹脂層32の開口36は、第1の電氣的接続部24の表面よりも小さい。また、第2の電氣的接続部42の表面は、樹脂層32の開口36よりも小さい。第1の電氣的接続部24の表面の直径Aと、樹脂層32の開口36の直径Bと、第2の電氣的接続部42の表面の直径Cとは、 $C < B < A$ の関係性を有してもよい。

【0037】第1の電氣的接続部24の表面の直径Aと、樹脂層32の開口36の直径Bとは、 $0.7A \leq B < 1.0A$ の関係性を有してもよい。

【0038】樹脂層32の開口36の直径Bと、第2の電氣的接続部42の表面の直径Cとは、 $0.7B \leq C \leq 0.9B$ の関係性を有してもよい。

【0039】第1の電氣的接続部20の表面の面積aと、樹脂層32の開口36の面積bと、第2の電氣的接続部42の表面の面積cとは、 $c < b < a$ の関係性を有してもよい。

【0040】第1の電氣的接続部20の表面の面積aと、樹脂層32の開口36の面積bとは、 $0.5a \leq b < 1.0a$ の関係性を有してもよい。

【0041】樹脂層32の開口36の面積bと、第2の電氣的接続部42の表面の面積cとは、 $0.5b \leq c \leq 0.8b$ の関係性を有してもよい。

【0042】半導体装置10の基板40への実装は、第1のろう材部24（少なくともその上端部26）及び第2のろう材部44を溶融させて一体化することを含む。溶融された第1及び第2のろう材部24、44は、樹脂層32の開口36によって規制されるので横に拡がりにくい。溶融工程は、例えばリフロー工程で行う。こうして、実装構造基板を製造する。

【0043】図4は、本発明の実施の形態に係る実装構造基板を示す図である。実装構造基板において、第1及び第2の電氣的接続部20、42は対向して配置されている。図1に示す第1及び第2のろう材部24、44は、一体化して、第3の電氣的接続部50を構成している。第3の電氣的接続部50は、第1及び第2の電氣的接続部20、42の表面に接触して設けられている。

【0044】第3の電氣的接続部50は、くびれ部52を有する。くびれ部52は、第1及び第2の電氣的接続部20、42の間の方向において中央部に形成されている。くびれ部52は、樹脂層32の開口36によって規制されることで形成されている。本発明の発明者の試験（温度サイクル試験）によれば、第3の電氣的接続部50の中央部にくびれ部52を形成すると、第3の電氣的接続部50のクラックが入りにくいことが分かった。したがって、実装構造の信頼性が高い。また、樹脂層32の開口36によって規制されることで第3の電氣的接続部50の高さを高くすることができるので、半導体装置10と基板40とのギャップを大きくすることができる。この点でも信頼性が向上する。

【0045】くびれ部52の最もくびれた部分における第1又は第2の電氣的接続部20、42の表面と平行な

断面は、第1の電氣的接続部20の表面よりも小さくてもよい。第2の電氣的接続部42の表面は、くびれ部52の断面よりも小さくてもよい。本発明の発明者の試験によれば、この場合に最も良好な結果が出た。

【0046】第1の電氣的接続部20の表面の直径Aと、くびれ部52の断面の直径Bと、第2の電氣的接続部42の表面の直径Cとは、
 $C < B < A$

の関係を有してもよい。

【0047】第1の電氣的接続部20の表面の直径Aと、くびれ部52の断面の直径Bとは、
 $0.7A \leq B < 1.0A$

の関係を有してもよい。

【0048】くびれ部52の断面の直径Bと、第2の電氣的接続部42の表面の直径Cとは、

$0.7B \leq C \leq 0.9B$

の関係を有してもよい。

【0049】第1の電氣的接続部20の表面の面積aと、くびれ部52の断面の面積bと、第2の電氣的接続部42の表面の面積cとは、
 $c < b < a$

の関係を有してもよい。

【0050】第1の電氣的接続部20の表面の面積aと、くびれ部52の断面の面積bとは、
 $0.5a \leq b < 1.0a$

の関係を有してもよい。

【0051】くびれ部52の断面の面積bと、第2の電氣的接続部42の表面の面積cとは、

$0.5b \leq c \leq 0.8b$

の関係を有してもよい。

【0052】本実施の形態に係る実装構造基板によれば、半導体装置10（半導体チップ12）と基板40の熱膨張率の違いによって発生する応力を、効果的に分散して緩和することができ、信頼性を向上させることができる。

【0053】図5及び図6は、半導体装置10の製造方法の一例を説明する図である。本実施の形態に係る半導体装置の製造方法は、複数の集積回路が形成された集合体100に、第1の電氣的接続部20、第1のろう材24、樹脂層32を形成する。集合体100は、複数の半導体チップ12の集合体である。集合体100は、シリコンウエハであってもよい。集合体100を、集積回路ごとに、例えばブレード110によって切断する。集合体100を切断して複数の半導体装置10が得られる。これによれば、ウエハ単位でパッケージングがなされる。

【0054】本発明の実施の形態に係る実装構造基板を有する電子機器として、図7にはノート型パーソナルコンピュータ1000が示され、図8には携帯電話2000が示されている。

【0055】本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

【図面の簡単な説明】

【図1】図1は、本発明の実施の形態に係る実装構造基板の製造方法を説明する図である。

【図2】図2は、本発明の実施の形態に係る実装構造基板に使用される半導体装置を示す図である。

【図3】図3は、本発明の実施の形態に係る実装構造基板に使用される半導体装置を示す図である。

【図4】図4は、本発明の実施の形態に係る実装構造基板を示す図である。

【図5】図5は、本発明の実施の形態に係る実装構造基板に使用される半導体装置の製造方法を示す図である。

【図6】図6は、本発明の実施の形態に係る実装構造基板に使用される半導体装置の製造方法を示す図である。

【図7】図7は、本実施の形態に係る実装構造基板を有する電子機器を示す図である。

【図8】図8は、本実施の形態に係る実装構造基板を有する電子機器を示す図である。

【符号の説明】

10 半導体装置

12 半導体チップ

20 第1の電氣的接続部

24 第1のろう材部

26 上端部

28 中央部

32 樹脂層

36 開口

40 基板

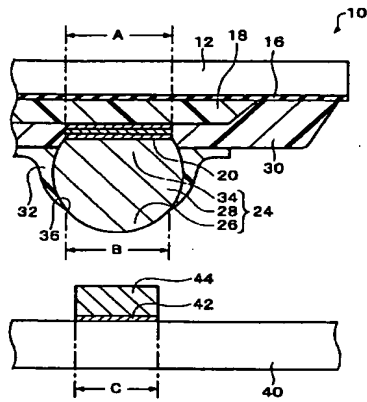
42 第2の電氣的接続部

44 第2のろう材部

50 第3の電氣的接続部

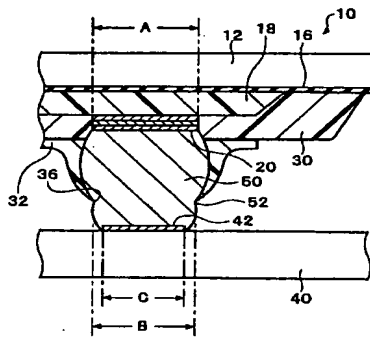
52 くびれ部

【図 1】



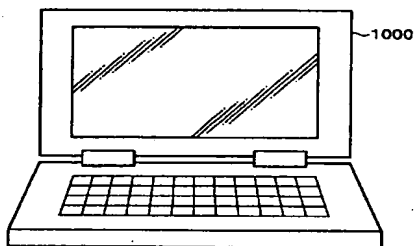
$$C < B < A$$

【図 4】

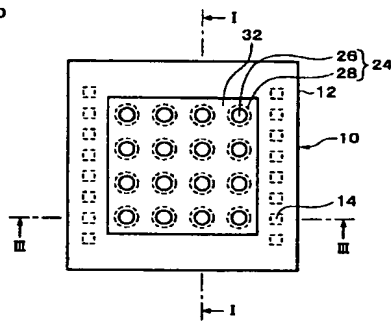


$$0 < B < A$$

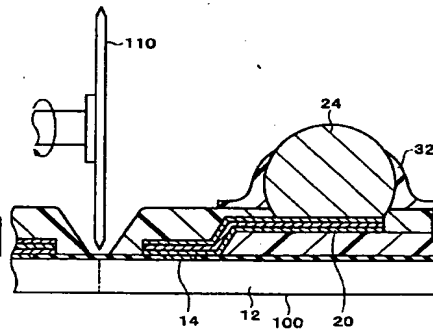
【図 7】



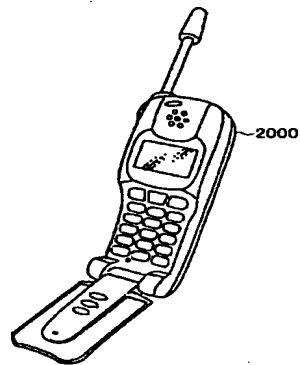
【図 2】



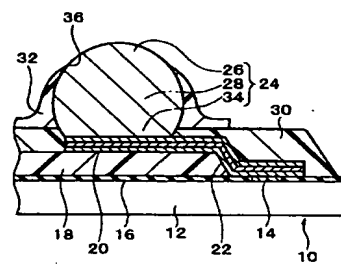
【図 5】



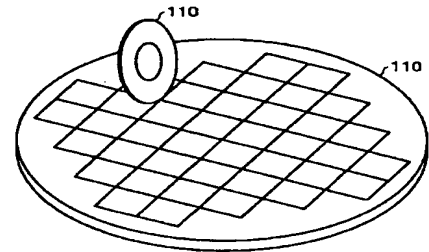
【図 8】



【図 3】



【図 6】



フロントページの続き

(72)発明者 原 一巳

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ
ーエプソン株式会社内

(72)発明者 花岡 輝直

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ
ーエプソン株式会社内

F ターム(参考) 5E319 AA03 AB05 AC11 BB04 CC33

CD04 CD26 GG03

5F044 KK01 LL01 QQ02